

11-1301

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Kenji MARUYAMA, et al.**

Serial No.: **Not Yet Assigned**

Filed: **September 24, 2001**

For: **SEMICONDUCTOR DEVICE AND METHOD FOR FABRICATING THE SAME**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
Washington, D.C. 20231

September 24, 2001

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2001-004150, filed January 11, 2001

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

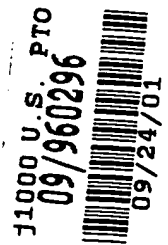
In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,
ARMSTRONG, WESTERMAN, HATTORI
McLELAND & NAUGHTON, LLP

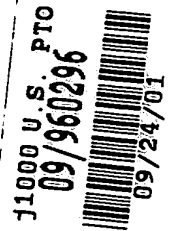


Donald W. Hanson
Reg. No. 27,133

Atty. Docket No.: 011267
Suite 1000, 1725 K Street, N.W.
Washington, D.C. 20006
Tel: (202) 659-2930
Fax: (202) 887-0357
DWH/ll



日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 1月11日

出 願 番 号

Application Number:

特願2001-004150

出 願 人

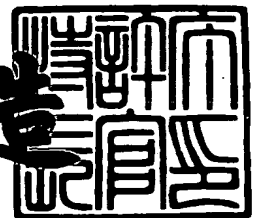
Applicant(s):

富士通株式会社

2001年 7月 9日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3063819

【書類名】 特許願

【整理番号】 0051675

【提出日】 平成13年 1月11日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/10

【発明の名称】 半導体装置及びその製造方法

【請求項の数】 10

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 丸山 研二

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 栗原 和明

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100087479

【弁理士】

【氏名又は名称】 北野 好人

【選任した代理人】

【識別番号】 100114915

【弁理士】

【氏名又は名称】 三村 治彦

【手数料の表示】

【予納台帳番号】 003300

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0012600

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項 1】 第 1 の電極と、前記第 1 の電極上に形成された強誘電体膜と、前記強誘電体膜上に形成された第 2 の電極とを有する半導体装置であって、前記第 1 の電極と前記強誘電体膜との間と、前記強誘電体膜と前記第 2 の電極との間とのうち、少なくとも一方に形成され、ペロブスカイト型の結晶構造を有する中間層を更に有する

ことを特徴とする半導体装置。

【請求項 2】 請求項 1 記載の半導体装置において、前記中間層は、 BaTiO_3 層、 SrTiO_3 層、又は CaTiO_3 層であることを特徴とする半導体装置。

【請求項 3】 請求項 1 又は 2 記載の半導体装置において、前記第 1 の電極及び／又は前記第 2 の電極は、卑金属であることを特徴とする半導体装置。

【請求項 4】 請求項 3 記載の半導体装置において、前記卑金属は、 Ni 、 Cu 又は Cr であることを特徴とする半導体装置。

【請求項 5】 請求項 1 乃至 4 のいずれか 1 項に記載の半導体装置において、前記強誘電体膜は、鉛系酸化物強誘電体膜であることを特徴とする半導体装置。

【請求項 6】 請求項 5 記載の半導体装置において、前記鉛系酸化物強誘電体膜は、 $\text{PbZr}_x\text{Ti}_{1-x}\text{O}_3$ 膜であることを特徴とする半導体装置。

【請求項 7】 請求項 1 乃至 4 のいずれか 1 項に記載の半導体装置において、前記強誘電体膜は、 A を Tl 、 Pb 、 Bi 又は希土類元素のうち少なくともいずれかの元素とし、 B を Bi 、 Pb 、 Ca 、 Sr 又は Ba のうち少なくともいずれ

れかの元素とし、CをTi、Nb、Ta、W、Mo、Fe、Co、Cr又はZrのうち少なくともいずれかの元素とし、Yを2、3、4又は5のいずれかとする、 $(AO)_2(B_{Y-1}C_YO_{3Y+1})$ 膜である

ことを特徴とする半導体装置。

【請求項8】 請求項7記載の半導体装置において、前記強誘電体膜は、ピスマス層状構造強誘電体膜であることを特徴とする半導体装置。

【請求項9】 第1の電極と、前記第1の電極上に形成された強誘電体膜と、前記強誘電体膜上に形成された第2の電極とを有するキャパシタと、前記第1の電極又は前記第2の電極に接続されたトランジスタとを有する半導体装置であって、

前記第1の電極と前記強誘電体膜との間と、前記強誘電体膜と前記第2の電極との間とのうち、少なくとも一方に形成され、ペロブスカイト型の結晶構造を有する中間層を更に有する

ことを特徴とする半導体装置。

【請求項10】 第1の電極を形成する工程と、前記第1の電極上に強誘電体膜を形成する工程と、前記強誘電体膜上に第2の電極を形成する工程とを有する半導体装置の製造方法であって、

前記第1の電極を形成する工程の後で、前記強誘電体膜を形成する工程の前に、及び／又は、前記強誘電体膜を形成する工程の後で、前記第2の電極を形成する工程の前に、ペロブスカイト型に結晶化され得る中間層を形成する工程を更に有する

ことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置及びその製造方法に係り、特にキャパシタを有する半導体装置及びその製造方法に関する。

【0002】

【従来の技術】

FRAM (Ferro-electric Random Access Memory、強誘電体RAM) は、キャパシタの誘電体として強誘電体膜を用いた不揮発性の半導体メモリである。FRAMは、書き換え速度が数十ns程度と高速であり、書き換え可能回数が $1 \times 10^{10} \sim 1 \times 10^{12}$ 回と繰り返し特性に優れており、しかも低消費電力であることから、大きな注目を集めている。また、FRAMは、電源をオフにしてもデータを保持し得ることから、携帯機器用メモリ等、様々な用途が期待されている。

【0003】

このようなFRAMのキャパシタの構造について、図13を用いて説明する。図13は、従来のFRAMのキャパシタを示す概念図である。

【0004】

図示しないシリコン基板上には、図示しないシリコン酸化膜等を介して、下部電極132が形成されている。下部電極132上には、強誘電体膜136が形成されている。強誘電体膜136上には、上部電極140が形成されている。

【0005】

これら下部電極132、強誘電体膜136、及び上部電極140により、FRAMのキャパシタ142が構成されている。

【0006】

このようなキャパシタ142の強誘電体膜136としては、PZT ($\text{PbZr}_x\text{Ti}_{1-x}\text{O}_3$) 膜やSBT ($\text{SrBi}_2\text{Ta}_2\text{O}_9$) 膜等が用いられている。

【0007】

例えば、PZTより成る強誘電体膜136の場合には、約600℃程度の高温の熱処理を行って、強誘電性を示すペロブスカイト型の構造に結晶化する必要がある。

【0008】

このため、キャパシタの下部電極132や上部電極140には、自己配向性が強く、反応性の低い材料であるPtやIr等が用いられていた。

【0009】

PtやIr等は(111)に自己配向しやすい材料であるため、かかる材料を

用いて下部電極や上部電極を構成した場合には、下部電極や上部電極の表面の結晶方位が揃いやすい。このため、PtやIr等を下部電極や上部電極の材料として用いた場合には、強誘電体膜の結晶方位が揃いやすくなり、良好なペロブスカイト型の結晶構造を有する強誘電体膜を形成することが可能となる。また、PtやIr等は、高温での熱処理によっても酸化されにくいという特質を有している。従って、従来は、キャパシタの下部電極132や上部電極140の材料として、PtやIr等が用いられていた。

【0010】

【発明が解決しようとする課題】

しかしながら、キャパシタの下部電極や上部電極の材料として用いられていたPtやIr等は、高価な貴金属であり、市場価格が必ずしも安定していないため、半導体装置の低コスト化における阻害要因となっていた。ここで、貴金属とは、卑金属に対する語であり、一般的には、容易に化学的変化を受けず、空气中で熱しても酸化されにくく、イオン化傾向の小さい金属のことをいう。

【0011】

また、キャパシタの下部電極や上部電極として用いることができる材料が、PtやIr等に狭く限定されていたため、製造工程の簡略化や電気的特性の更なる改善等において阻害要因となっていた。

【0012】

本発明の目的は、低コスト化を実現しうる半導体装置及びその製造方法を提供することにある。

【0013】

また、本発明の他の目的は、従来用いることが困難であった材料を、強誘電体キャパシタの下部電極や上部電極の材料として用いることができる半導体装置及びその製造方法を提供することにある。

【0014】

【課題を解決するための手段】

上記目的は、第1の電極と、前記第1の電極上に形成された強誘電体膜と、前記強誘電体膜上に形成された第2の電極とを有する半導体装置であって、前記第

1の電極と前記強誘電体膜との間と、前記強誘電体膜と前記第2の電極との間とのうち、少なくとも一方に形成され、ペロブスカイト型の結晶構造を有する中間層を更に有することを特徴とする半導体装置により達成される。第1の電極と強誘電体膜との間や、強誘電体膜と第2の電極との間に、ペロブスカイト型の結晶構造を有する中間層が形成されているので、強誘電体キャパシタの下部電極や上部電極の材料として卑金属を用いる場合であっても、強誘電性を示す結晶構造を有する強誘電体膜を形成することができる。強誘電体キャパシタの下部電極や上部電極の材料として卑金属を用いることができるので、半導体装置の低コスト化を図ることができる。また、強誘電体キャパシタの下部電極や上部電極の材料として、従来用いることが困難であった材料を用いることができるので、製造工程の簡略化や更なる電気的特性の改善等を図ることが可能となる。

【0015】

また、上記目的は、第1の電極と、前記第1の電極上に形成された強誘電体膜と、前記強誘電体膜上に形成された第2の電極とを有するキャパシタと、前記第1の電極又は前記第2の電極に接続されたトランジスタとを有する半導体装置であって、前記第1の電極と前記強誘電体膜との間と、前記強誘電体膜と前記第2の電極との間とのうち、少なくとも一方に形成され、ペロブスカイト型の結晶構造を有する中間層を更に有することを特徴とする半導体装置により達成される。第1の電極と強誘電体膜との間や、強誘電体膜と第2の電極との間に、ペロブスカイト型の結晶構造を有する中間層が形成されているので、強誘電体キャパシタの下部電極や上部電極の材料として卑金属を用いる場合であっても、強誘電性を示す結晶構造を有する強誘電体膜を形成することができる。下部電極や上部電極の材料として卑金属を用いることができるので、強誘電体キャパシタを有する半導体装置の低コスト化を図ることができる。また、強誘電体キャパシタの下部電極や上部電極の材料として、従来用いることが困難であった材料を用いることができるので、製造工程の簡略化や更なる電気的特性の改善等を図ることが可能となる。

【0016】

また、上記目的は、第1の電極を形成する工程と、前記第1の電極上に強誘電

体膜を形成する工程と、前記強誘電体膜上に第 2 の電極を形成する工程とを有する半導体装置の製造方法であって、前記第 1 の電極を形成する工程の後で、前記強誘電体膜を形成する工程の前に、及び／又は、前記強誘電体膜を形成する工程の後で、前記第 2 の電極を形成する工程の前に、ペロブスカイト型に結晶化され得る中間層を形成する工程を更に有することを特徴とする半導体装置の製造方法により達成される。第 1 の電極と強誘電体膜との間や、強誘電体膜と第 2 の電極との間に、ペロブスカイト型の結晶構造を有する中間層を形成するので、強誘電体キャパシタの下部電極や上部電極の材料として卑金属を用いる場合であっても、強誘電性を示す結晶構造を有する強誘電体膜を形成することができる。強誘電体キャパシタの下部電極や上部電極の材料として卑金属を用いることができるので、低コストで半導体装置を製造することができる。また、強誘電体キャパシタの下部電極や上部電極の材料として、従来用いることが困難であった材料を用いることができるので、製造工程の簡略化や更なる電気的特性の改善等を図ることが可能となる。

【 0 0 1 7 】

【発明の実施の形態】

〔第 1 実施形態〕

本発明の第 1 実施形態による半導体装置及びその製造方法を図 1 乃至図 5 を用いて説明する。図 1 は、本実施形態による半導体装置を示す断面図である。図 1 (a) は、本実施形態による半導体装置の構成を示す断面図である。図 1 (b) は、本実施形態による半導体装置のキャパシタの構造を示す断面図である。図 2 乃至図 5 は、本実施形態による半導体装置の製造方法を示す工程断面図である。

【 0 0 1 8 】

(半導体装置)

まず、本実施形態による半導体装置を図 1 を用いて説明する。

【 0 0 1 9 】

図 1 に示すように、シリコン基板 1 0 上には素子領域 1 2 を画定する素子分離膜 1 4 が形成されている。素子分離膜 1 4 により画定された素子領域 1 2 には、側面にサイドウォール絶縁膜 1 6 が形成されたゲート電極 1 8 と、ソース／ドレ

イン拡散層 20 とを有するトランジスタが形成されている。

【0020】

更に全面には、膜厚 600 nm のシリコン酸化膜より成る層間絶縁膜 22 が形成されている。層間絶縁膜 22 には、ソース／ドレイン拡散層 20 に達するコンタクトホール 23 が形成されている。コンタクトホール 23 内には、導体プラグ 24 a、24 b が形成されている。

【0021】

層間絶縁膜 22 上には、膜厚 100 nm のシリコン酸化窒化膜より成るストッパ膜 26 が形成されている。ストッパ膜 26 上には、膜厚 250 nm のシリコン酸化膜 28 が形成されている。

【0022】

シリコン酸化膜 28 上には、膜厚 200 nm の TiN より成る密着層 30 が形成されている。密着層 30 上には、膜厚 100 nm の Ni より成る下部電極 32 が形成されている。

【0023】

下部電極 32 上には、膜厚 20 nm の BTO (BaTiO_3) より成る中間層 34 が形成されている。BTO は、ペロブスカイト型の結晶構造を有する誘電体である。

【0024】

中間層 34 上には、膜厚 200 nm の PZT ($\text{PbZr}_x\text{Ti}_{1-x}\text{O}_3$) より成る強誘電体膜 36 が形成されている。PZT は、Pb を含むペロブスカイト型の結晶構造を有する酸化物強誘電体、即ち、鉛系酸化物強誘電体である。

【0025】

強誘電体膜 36 上には、膜厚 20 nm の BTO より成る中間層 38 が形成されている。中間層 38 上には、膜厚 80 nm の Ni より成る上部電極 40 が形成されている。

【0026】

これら下部電極 32、中間層 34、強誘電体膜 36、中間層 38、及び上部電極 40 により、メモリ用のキャパシタ 42 が構成されている。

【0027】

更に全面には、膜厚300nmのシリコン酸化膜44が形成されている。シリコン酸化膜44には、上部電極40に達するコンタクトホール46と、導体プラグ24-aに達するコンタクトホール48とが形成されている。

【0028】

シリコン酸化膜44上には、コンタクトホール46、48を介して上部電極40と導体プラグ24aとを接続する配線50が形成されている。

【0029】

更に全面には、膜厚300nmのシリコン酸化膜より成る層間絶縁膜52が形成されている。層間絶縁膜52、シリコン酸化膜44、28、及びストッパ膜26には、導体プラグ24bに達するコンタクトホール54が形成されている。

【0030】

層間絶縁膜52上には、コンタクトホール54を介して導体プラグ24bに接続されたビット線56が形成されている。こうして、本実施形態による半導体装置が構成されている。

【0031】

本実施形態による半導体装置は、下部電極32と上部電極40に卑金属であるNiが用いられており、下部電極32と強誘電体膜36との間及び強誘電体膜36と上部電極40との間に、それぞれBTOより成る中間層34、38が形成されていることに主な特徴がある。ここで、卑金属とは、貴金属に対する語であり、一般的には、化学的に安定でなく、空气中で熱すると酸化されやすく、イオン化傾向の大きい金属のことをいう。

【0032】

PtやIr等は(111)に自己配向しやすい材料であるため、かかる材料を用いて下部電極や上部電極を構成した場合には、下部電極や上部電極の表面の結晶方位が揃いやすい。このため、PtやIr等を下部電極や上部電極の材料として用いた場合には、強誘電体膜の結晶方位が揃いやすくなり、良好な強誘電性を示すペロブスカイト型の結晶構造を有する強誘電体膜を形成することが可能となる。また、PtやIr等は、高温での熱処理によっても酸化されにくいという特

質を有している。従って、従来は、図 1 3 に示すように、キャパシタの下部電極 1 3 2 や上部電極 1 4 0 の材料として、P t や I r 等が用いられていた。

【 0 0 3 3 】

これに対し、N i 等の卑金属は、自己配向しにくい材料であるため、かかる材料を用いて下部電極や上部電極を構成した場合には、下部電極や上部電極の表面の結晶方位が揃いにくい。このため、N i 等の卑金属を下部電極や上部電極の材料として用いた場合には、強誘電体膜の結晶方位が揃いにくく、良好なペロブスカイト型の結晶構造を有する強誘電体膜を形成することは困難であった。

【 0 0 3 4 】

また、P Z T 膜中の P b や O は、N i 等の卑金属中に拡散しやすい。このため、下部電極や上部電極の材料として N i 等の卑金属を用いた場合には、P Z T 膜を結晶化する際の熱処理等により、P Z T 膜中の P b や O が下部電極中や上部電極中に拡散し、P Z T 膜中で P b や O の欠損が生じてしまう。P Z T 膜中で P b や O の欠損が生じると、P Z T 膜をペロブスカイト型の構造に結晶化することが困難となり、良好な強誘電性を得ることができなくなる。このため、かかる点からも、強誘電体キャパシタの下部電極や上部電極の材料に N i 等の卑金属を用いることは困難であった。

【 0 0 3 5 】

また、下部電極や上部電極の材料として N i 等の卑金属を用いた場合には、P Z T 膜中の O により下部電極や上部電極が酸化されてしまう。このため、かかる点からも、強誘電体キャパシタの下部電極や上部電極に N i 等の卑金属を用いることは困難であった。

【 0 0 3 6 】

このように、従来は、強誘電体キャパシタの下部電極や上部電極の材料として、高価な貴金属である P t や I r 等を用いざるをえなかったため、半導体装置の低コスト化における阻害要因となっていた。また、強誘電体キャパシタの下部電極や上部電極の材料として用いることができる材料が P t や I r 等に狭く限定されていたため、製造工程の簡略化や更なる電気的特性の改善等において阻害要因となっていた。

【 0 0 3 7 】

そこで、本実施形態では、下部電極 3 2 と強誘電体膜 3 6 との間及び強誘電体膜 3 6 と上部電極 4 0 との間に、それぞれ、以下のような特質を有する B T O より成る中間層 3 4、3 8 を形成することにより、かかる問題を解決しようとしている。

【 0 0 3 8 】

B T O 膜は、キュリー温度が十分に高くないため、B T O 膜のみを強誘電体膜として用いて温度特性の良好な強誘電体キャパシタを構成することは困難である。一方、B T O 膜は、N i 等の卑金属より成る下部電極上に直接形成した場合であっても、不活性雰囲気中で熱処理を行うと、ペロブスカイト型の結晶を構成し得るという特質を有している。

【 0 0 3 9 】

また、B T O 膜は、P Z T 膜中の P b や O が、N i 等の卑金属より成る下部電極中や上部電極中に拡散するのを抑制し得るという特質をも有している。このため、B T O より成る中間層を、下部電極と P Z T 膜との間及び P Z T 膜と上部電極との間にそれぞれ形成すれば、P Z T 膜中の P b や O が下部電極中や上部電極中に拡散して、P Z T 膜が強誘電性を示さなくなってしまうのを防止することができるとともに、下部電極や上部電極が酸化されてしまうことをも防止することができる。

【 0 0 4 0 】

このように、本実施形態によれば、下部電極上と強誘電体膜との間及び強誘電体膜と上部電極との間に、上記のような特質を有する B T O より成る中間層をそれぞれ形成しているので、下部電極や上部電極の材料として N i 等の卑金属を用いる場合であっても、強誘電性を示すペロブスカイト型の結晶構造を有する強誘電体膜を形成することができる。本実施形態によれば、強誘電体キャパシタの下部電極や上部電極に N i 等の卑金属を用いることができるので、半導体装置の低コスト化を図ることができる。

【 0 0 4 1 】

また、本実施形態によれば、従来用いることが困難であった N i 等の卑金属を

、強誘電体キャパシタの下部電極や上部電極の材料として用いることができるので、製造工程の簡略化や更なる電気的特性の改善等を図ることが可能となる。

【 0 0 4 2 】

(半導体装置の製造方法)

次に、本実施形態による半導体装置の製造方法を図 2 乃至図 5 を用いて説明する。

【 0 0 4 3 】

まず、図 2 (a) に示すように、LOCOS (LOCal Oxidation of Silicon) 法により、シリコン基板 1 0 の表面に、素子分離膜 1 4 を形成し、素子領域 1 2 を画定する。

【 0 0 4 4 】

次に、素子領域 1 2 に、側面にサイドウォール絶縁膜 1 6 が形成されたゲート電極 1 8 と、ソース／ドレイン拡散層 2 0 とを有するトランジスタを形成する。

【 0 0 4 5 】

次に、図 2 (b) に示すように、全面に、CVD (Chemical Vapor Deposition、化学気相堆積) 法により、シリコン酸化膜より成る膜厚 6 0 0 n m の層間絶縁膜 2 2 を形成し、この後、CMP (Chemical Mechanical Polishing、化学的機械的研磨) 法により層間絶縁膜 2 2 の表面を平坦化する。

【 0 0 4 6 】

次に、フォトリソグラフィ技術により、層間絶縁膜 2 2 に、ソース／ドレイン拡散層 2 0 に達するコンタクトホール 2 3 を形成する。

【 0 0 4 7 】

次に、全面に、スパッタ法により、膜厚 2 0 n m の T i 膜と膜厚 5 0 n m の T i N 膜とを順次形成することにより、T i 膜と T i N 膜とより成る密着層 (図示せず) を形成する。次に、全面に、CVD 法により、厚さ 6 0 0 n m のタングステン層 (図示せず) を形成する。これにより、層間絶縁膜 2 2 上及びコンタクトホール 2 3 内に、密着層とタングステン層とが形成される。

【 0 0 4 8 】

次に、CMP 法により、層間絶縁膜 2 2 の表面が露出するまで、タングステン

層と密着層とを研磨し、これにより、コンタクトホール23内に埋め込まれた密着層とタングステン層とより成る導電プラグ24a、24bを形成する。

【0049】

次に、図2(c)に示すように、全面に、CVD法により、膜厚100nmのシリコン酸化窒化膜より成るストッパ膜26を形成する。

【0050】

次に、全面に、膜厚250nmのシリコン酸化膜28を形成する。

【0051】

次に、図3(a)に示すように、全面に、スパッタ法により、膜厚200nmのTiNより成る密着層30を形成する。

【0052】

次に、全面に、アルゴンイオンビームを用いたスパッタ法により、不活性雰囲気中で、下部電極32を形成するための膜厚100nmのNi膜31を形成する。

【0053】

次に、全面に、アルゴンイオンビームを用いたスパッタ法により、不活性雰囲気中で、中間層34を形成するための膜厚20nmのBTO (BaTiO_3) 膜33を形成する。成膜条件は、例えば、Arガス流量を10sccm、真空度を3Pa、印加電力を1.5W、スパッタ時間を20秒、成膜温度を20~200℃とすることができる。不活性雰囲気中でBTO膜33を成膜するのは、Niより成る下部電極が酸化されるのを防止するとともに、所望の組成のBTO膜を形成するためである。スパッタ法によれば、ターゲットの経時的な安定性が高いため、安定した組成でBTO膜33を形成することができる。

【0054】

なお、BTO膜33は、ソル・ゲル(sol-gel)法によっても形成することができる。ソル・ゲル法とは、有機金属溶液を原料とした湿式の成膜法である。ソル・ゲル法を用いれば、原料の混合比を適宜変更することにより、BTO膜の組成を簡便に微調整することができる。

【0055】

次に、図3(b)に示すように、全面に、アルゴンイオンビームを用いたスパッタ法により、強誘電体膜36を形成するための膜厚200nmのPZT($\text{PbZr}_x\text{Ti}_{1-x}\text{O}_3$)膜35を形成する。成膜条件は、例えば、Arガス流量を10sccm、真空度を3Pa、印加電力を2kW、スパッタ時間を5分、成膜温度を20~200℃とすることができる。不活性雰囲気中でPZT膜35を成膜するのは、BTO膜の組成が変化してしまうのを回避するとともに、所望の組成のPZT膜を形成するためである。

【0056】

なお、ここでは、ペロブスカイト構造に結晶化されていないBTO膜33上に、PZT膜35を形成するが、特段の問題はない。後述する熱処理により、BTO膜33とPZT膜35等とを、一括してペロブスカイト構造に結晶化することが可能だからである。

【0057】

次に、全面に、アルゴンイオンビームを用いたスパッタ法により、不活性雰囲気中で、中間層38を形成するための膜厚20nmのBTO膜37を形成する。BTO膜37は、例えば、BTO膜33を形成する際の条件と同様の条件で成膜することができる。なお、BTO膜37は、BTO膜33と同様に、ゾル・ゲル法によっても形成することができる。

【0058】

次に、全面に、アルゴンイオンビームを用いたスパッタ法により、不活性雰囲気中で、上部電極40を形成するための膜厚80nmのNi膜39を形成する。

【0059】

次に、不活性雰囲気中で、600℃、10分間の熱処理を3回繰り返す。不活性雰囲気としては、例えばArガスを用いることができる。これにより、BTO膜33、PZT膜35、及びBTO膜37が、ペロブスカイト型の構造に結晶化される。なお、不活性雰囲気中で熱処理を行うのは、BTO膜33、PZT膜35、及びBTO膜37等の組成が変化するのを回避し、良質なペロブスカイト型の構造に結晶化するためである。

【0060】

次に、図4 (a) に示すように、フォトリソグラフィ技術により、Ni 膜39、BTO膜37、PZT膜35、BTO膜33、Ni 膜31、及び密着層30を、例えばドライエッチングによりパターンニングする。これにより、Ni 膜31より成る下部電極32と、BTO膜33より成る中間層34と、PZT膜35より成る強誘電体膜36と、BTO膜37より成る中間層38と、Ni 膜39より成る上部電極40とより、キャパシタ42が形成される。

【0061】

次に、図4 (b) に示すように、全面に、膜厚300nmのシリコン酸化膜44を形成する。

【0062】

次に、フォトリソグラフィ技術により、シリコン酸化膜44に、上部電極40に達するコンタクトホール46を形成し、また、シリコン酸化膜44、28、及びストッパ膜26に、導体プラグ24aに達するコンタクトホール48を形成する。

【0063】

次に、全面に、TiN膜を形成する。この後、フォトリソグラフィ技術を用いてTiN膜をパターンニングすることにより、コンタクトホール46、48を介して上部電極40と導体プラグ24aとを接続する配線50を形成する。

【0064】

次に、図5に示すように、全面に、膜厚300nmのシリコン酸化膜より成る層間絶縁膜52を形成する。

【0065】

次に、フォトリソグラフィ技術により、層間絶縁膜52、シリコン酸化膜44、28、及びストッパ膜26に、導体プラグ24bの上面に達するコンタクトホール54を形成する。

【0066】

次に、全面に、膜厚600nmのAl膜を形成する。この後、フォトリソグラフィ技術を用いてAl膜をパターンニングすることにより、コンタクトホール54を介して導体プラグ24bに接続されるビット線56を形成する。

【0067】

こうして本実施形態による半導体装置が製造される。

【0068】

(半導体装置の製造方法の変形例)

次に、本実施形態による半導体装置の製造方法の変形例について図2乃至図4を用いて説明する。

【0069】

本変形例による半導体装置の製造方法は、BTO膜33を形成した段階で、BTO膜33をペロブスカイト構造に結晶化する熱処理を行い、更に、PZT膜35、BTO膜37及びNi膜39を形成した後で、PZT膜35及びBTO膜37をペロブスカイト構造に結晶化する熱処理を行うことに主な特徴がある。

【0070】

まず、BTO膜33を形成する工程までは、図2(a)乃至図3(a)を用いて上述した半導体装置の製造方法と同様であるので説明を省略する。

【0071】

次に、不活性雰囲気中で、600℃、10分間の熱処理を3回繰り返し行う。不活性雰囲気としては、例えばArガスを用いることができる(図3(a)参照)。

【0072】

この後、図3(b)を用いて上述した半導体装置の製造方法と同様にして、PZT膜35、BTO膜37、及びNi膜39を順次形成する。

【0073】

次に、不活性雰囲気中で、600℃、5分間の熱処理を3回繰り返し行う。不活性雰囲気としては、例えばArガスを用いることができる。

【0074】

この後の半導体装置の製造方法は、図4(a)乃至図5を用いて上述した半導体装置の製造方法と同様であるので説明を省略する。

【0075】

こうして、本変形例による半導体装置が製造される(図5参照)。

【0076】

このように、BTO膜33を形成した段階で、まずBTO膜33をペロブスカイト構造に結晶化する熱処理を行い、更に、PZT膜35、BTO膜37及びNi膜39を形成した後で、PZT膜35及びBTO膜37をペロブスカイト構造に結晶化する熱処理を行う場合であっても、図1に示す半導体装置を製造することができる。

【0077】

(半導体装置の変形例(その1))

次に、本実施形態による半導体装置の変形例(その1)を図6(a)を用いて説明する。図6(a)は、本変形例による半導体装置を示す断面図である。なお、図6及び図7では、キャパシタを除く構成要素については省略されている。

【0078】

図6(a)に示すキャパシタ42aは、中間層34a、38aの材料として、BST ($\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$) が用いられていることに主な特徴がある。

【0079】

BST膜は、BTO (BaTiO_3) 膜と同様に、上述したような特質を有している。BST膜は、キュリー温度が十分に高くないため、BST膜のみを用いて温度特性の良好な強誘電体キャパシタを構成することは困難である。一方、BST膜は、Ni等の自己配向性の弱い卑金属より成る下部電極上に直接形成した場合であっても、熱処理により、ペロブスカイト構造に結晶化し得るという特質を有している。また、BST膜もBTO膜と同様に、PZT膜中のPbやOが、Ni等の卑金属より成る下部電極中や上部電極中に拡散するのを抑制し得るという特質をも有している。

【0080】

従って、本変形例のように、BSTを中間層の材料として用いた場合であっても、下部電極や上部電極の材料として卑金属を用いた強誘電体キャパシタを得ることができる。

【0081】

(半導体装置の変形例(その2))

次に、本実施形態による半導体装置の変形例（その2）を図6（b）を用いて説明する。図6（b）は、本変形例による半導体装置を示す断面図である。

【0082】

図6（b）に示すキャパシタ42bは、中間層34b、38bの材料として、STO（ SrTiO_3 ）が用いられていることに主な特徴がある。

【0083】

STO膜も、BTO膜と同様に上述した特質を有している。

【0084】

従って、本変形例のように、STOを中間層の材料として用いた場合であっても、下部電極や上部電極の材料として卑金属を用いた強誘電体キャパシタを得ることができる。

【0085】

（半導体装置の変形例（その3））

次に、本実施形態による半導体装置の変形例（その3）を図6（c）を用いて説明する。図6（c）は、本変形例による半導体装置を示す断面図である。

【0086】

図6（c）に示すキャパシタ42cは、中間層34c、38cの材料として、 CaTiO_3 膜が用いられていることに主な特徴がある。

【0087】

CaTiO_3 膜も、BTO膜と同様に上述した特質を有している。

【0088】

従って、本変形例のように、 CaTiO_3 を中間層の材料として用いた場合であっても、下部電極や上部電極の材料として卑金属を用いた強誘電体キャパシタを得ることができる。

【0089】

（半導体装置の変形例（その4））

次に、本実施形態による半導体装置の変形例（その4）を図7（a）を用いて説明する。図7（a）は、本変形例による半導体装置を示す断面図である。

【0090】

図7(a)に示すキャパシタ42dは、強誘電体膜の材料として、PZTにLaが添加されたPLZT ($(\text{Pb}_{1-Y}\text{La}_Y)(\text{Zr}_{1-X}\text{Ti}_X)\text{O}_3$) が用いられていることに主な特徴がある。

【0091】

PLZT膜も、PZT膜と同様、強誘電性を示すペロブスカイト型の結晶構造を有する鉛系酸化物強誘電体膜である。

【0092】

本変形例で強誘電体膜の材料としてPLZTが用いられているのは、水素雰囲気中での熱処理を行った際に、強誘電体膜中から酸素が抜けてしまうのを抑制するためである。

【0093】

一般の半導体装置の製造プロセスでは、水素雰囲気中で熱処理が行われる場合がある。このため、強誘電体膜としてPZT膜を用いた場合には、PZT膜中の酸素が水素と結合しやすいため、水素雰囲気中での熱処理によりPZT膜中から酸素が抜けてしまい、PZT膜において酸素の欠損が生じる場合がある。PZT膜において酸素の欠損が生じると、良質なペロブスカイト型の結晶構造が得られなくなり、良好な強誘電性を示すキャパシタが得られなくなる。

【0094】

本変形例のように強誘電体膜の材料としてPLZTを用いた場合には、添加されたLaにより、PLZT膜中から酸素が抜けてしまうのを抑制することができる。従って、本変形例によれば、水素雰囲気中で熱処理が行われた場合であっても、良質なペロブスカイト型の結晶構造を維持することができ、良好な強誘電性を示すキャパシタを得ることが可能となる。

【0095】

PLZT膜の組成比は、例えばXを0.6、Yを0.01とすることができる。なお、PLZT膜の組成比は、これに限定されるものではなく、所望の特性を有する強誘電体キャパシタが得られるよう適宜設定することができる。

【0096】

このように、本変形例では、強誘電体膜としてPLZT膜を用いているので、

水素雰囲気中での熱処理が行われた場合であっても、PLZT膜中から酸素が抜けてしまうのを抑制することができる。従って、本実施形態によれば、良好なペロブスカイト型の結晶構造を確保することができ、電気的特性の良好な強誘電体キャパシタを有する半導体装置を提供することができる。

【0097】

(半導体装置の変形例(その5))

次に、本実施形態による半導体装置の変形例(その5)を図7(b)を用いて説明する。図7(b)は、本変形例による半導体装置を示す断面図である。

【0098】

図7(b)に示すキャパシタ42eは、中間層34a、38aの材料としてBSTが用いられており、強誘電体膜36aの材料としてPLZTが用いられていることに主な特徴がある。

【0099】

このようにBSTより成る中間層34a、38aとPLZTより成る強誘電体膜36aとを組み合わせただけの場合であっても、下部電極32や上部電極40の材料として卑金属を用いた強誘電体キャパシタを得ることができる。

【0100】

(半導体装置の変形例(その6))

次に、本実施形態による半導体装置の変形例(その6)を図7(c)を用いて説明する。図7(c)は、本変形例による半導体装置を示す断面図である。

【0101】

図7(c)に示すキャパシタ42fは、下部電極32a及び上部電極40aの材料としてCuが用いられていることに主な特徴がある。

【0102】

即ち、図1に示す半導体装置では、下部電極32及び上部電極40の材料としてNiが用いられていたが、本変形例では、Cuが用いられている。Cuは、電気抵抗が小さく、しかも耐熱性が高いことから、近時、半導体装置の配線材料等として注目を集めている材料である。従って、本変形例によれば、配線等と一体に上部電極や下部電極を形成することも可能となる。

【0103】

このように、中間層、強誘電体膜、下部電極及び上部電極は、所望の特性を有する強誘電体キャパシタが得られるよう、材料や組成や組み合わせ等を適宜設定することができる。

【0104】

〔第2実施形態〕

本発明の第2実施形態による半導体装置及びその製造方法を図8及び図9を用いて説明する。図8は、本実施形態による半導体装置を示す断面図である。図8(a)は、本実施形態による半導体装置の構成を示す断面図である。図8(b)は、本実施形態による半導体装置のキャパシタの構造を示す断面図である。図9は、本実施形態による半導体装置の製造方法を示す工程断面図である。図1乃至図7に示す第1実施形態による半導体装置及びその製造方法と同一の構成要素には、同一の符号を付して説明を省略または簡潔にする。

【0105】

(半導体装置)

まず、本実施形態による半導体装置について図8を用いて説明する。

【0106】

本実施形態による半導体装置は、下部電極の材料としてNiが用いられており、上部電極の材料としてPtが用いられていることに主な特徴がある。

【0107】

図8に示すように、Niより成る下部電極32上には、BTOより成る中間層34が形成されている。中間層34上には、PZTより成る強誘電体膜36が形成されている。

【0108】

強誘電体膜36上には、Ptより成る上部電極58が直接形成されている。本実施形態では、上部電極58の材料としてPtが用いられているため、強誘電体膜36と上部電極58との間に中間層を形成することを要しない。

【0109】

これら下部電極32、中間層34、強誘電体膜36、及び上部電極58により

、メモリ用のキャパシタ 42 g が構成されている。

【0110】

本実施形態によれば、少なくとも下部電極 32 に安価な卑金属である Ni が用いられているため、下部電極及び上部電極の両方に高価な貴金属が用いられている図 13 に示す従来の半導体装置と比べて、低コストで半導体装置を提供することができる。

【0111】

(半導体装置の製造方法)

次に、本実施形態による半導体装置の製造方法について図 9 を用いて説明する。

【0112】

まず、BTO 膜 33 を形成する工程までは、図 2 (a) 乃至図 3 (a) に示す第 1 実施形態による半導体装置の製造方法と同様であるので説明を省略する。

【0113】

次に、図 9 (a) に示すように、第 1 実施形態と同様にして、強誘電体膜 36 を形成するための膜厚 200 nm の PZT 膜 35 を形成する。

【0114】

次に、全面に、スパッタ法により、上部電極 58 を形成するための膜厚 100 nm の Pt 膜 57 を形成する。

【0115】

この後の半導体装置の製造方法は、図 4 (a) 乃至図 5 に示す第 1 実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0116】

こうして本実施形態による半導体装置が製造される (図 9 (b) 参照)。

【0117】

このように、本実施形態によれば、少なくとも下部電極には安価な卑金属が用いられているため、下部電極及び上部電極の両方に高価な貴金属が用いられている図 13 に示す従来の半導体装置と比べて、低コストで半導体装置を提供することができる。

【0118】

〔第3実施形態〕

本発明の第3実施形態による半導体装置及びその製造方法を図10及び図11を用いて説明する。図10は、本実施形態による半導体装置を示す断面図である。図10(a)は、本実施形態による半導体装置の構成を示す断面図である。図10(b)は、本実施形態による半導体装置のキャパシタの構造を示す断面図である。図11は、本実施形態による半導体装置の製造方法を示す工程断面図である。図1乃至図9に示す第1又は第2実施形態による半導体装置及びその製造方法と同一の構成要素には、同一の符号を付して説明を省略または簡潔にする。

【0119】

(半導体装置)

まず、本実施形態による半導体装置について図10を用いて説明する。

【0120】

図10に示す半導体装置は、強誘電体膜60として、AをTi、Pb、Bi又は希土類元素のうち少なくともいずれかの元素とし、BをBi、Pb、Ca、Sr又はBaのうち少なくともいずれかの元素とし、CをTi、Nb、Ta、W、Mo、Fe、Co、Cr又はZrのうち少なくともいずれかの元素とし、Yを2、3、4又は5のいずれかとする、 $(AO)_2(B_{Y-1}C_YO_{3Y+1})$ 膜が用いられていることに主な特徴がある。

【0121】

第1及び第2実施形態では、強誘電体膜36としてPZT膜のような鉛系酸化物強誘電体膜を用いたが、本実施形態のような強誘電体膜を用いた場合であっても、特段の問題はない。即ち、本実施形態のような強誘電体膜を用いた場合であっても、良好な強誘電性を示す結晶構造を構成することができ、良好な電気的特性を有する強誘電体キャパシタを得ることができる。

【0122】

上記の $(AO)_2(B_{Y-1}C_YO_{3Y+1})$ 膜において、例えばAをBi、BをSr、CをTa、Yを2とすれば、SBT($SrBi_2Ta_2O_9$)膜となる。

【0123】

SBT膜は、ペロブスカイト構造と Bi_2O_3 とが層状に重なり合った結晶構造を有する強誘電体膜、即ちビスマス層状構造強誘電体膜である。

【0124】

ビスマス層状構造強誘電体膜は、鉛系酸化物強誘電体膜と同様に、良好な強誘電性を示す膜である。

【0125】

SBT膜のようなビスマス層状構造強誘電体膜も、PZT膜を用いた場合と同様に、中間層34、38を形成することによって、下部電極32や上部電極40にNi等の卑金属を用いた場合であっても、良好な強誘電性を示す強誘電体膜60を得ることができる。

【0126】

このように、本実施形態によれば、上記のような強誘電体膜を用いた場合であっても、下部電極や上部電極の材料として卑金属を用いた強誘電体キャパシタを得ることができる。

【0127】

また、本実施形態によれば、上記のような強誘電体膜を用いた場合であっても、下部電極や上部電極の材料として用いることができる材料が、PtやIr等に狭く限定されないため、製造工程の簡略化や更なる電気的特性の改善等を図ることも可能となる。

【0128】

(半導体装置の製造方法)

次に、本実施形態による半導体装置の製造方法を図11を用いて説明する。

【0129】

まず、BTO膜31を形成する工程までは、図2(a)乃至図3(a)に示す第1実施形態による半導体装置の製造方法と同様であるので説明を省略する。

【0130】

次に、図11(a)に示すように、全面に、アルゴンイオンビームを用いたスパッタ法により、強誘電体膜60を形成するための膜厚200nmのSBT膜59を形成する。成膜条件は、例えば、Arガス流量を10sccm、真空度を3

Pa、印加電力を2kW、スパッタ時間を5分、成膜温度を20～200℃とすることができる。

【0131】

次に、第1実施形態と同様にして、中間層38を形成するためのB-T-O膜37と、上部電極40を形成するためのNi膜39とを順次形成する。

【0132】

この後の半導体装置の製造方法は、図4(a)乃至図5に示す第1実施形態による半導体装置の製造方法と同様であるので、説明を省略する。

【0133】

こうして本実施形態による半導体装置が製造される(図11(b)参照)。

【0134】

(変形例(その1))

次に、本実施形態による半導体装置の変形例(その1)を図12(a)を用いて説明する。図12(a)は、本変形例による半導体装置を示す断面図である。

【0135】

図12(a)に示すキャパシタ42hは、上記の $(AO)_2(B_{Y-1}C_YO_{3Y+1})$ 膜において、AをBi、BをBa、CをTi、Yを3とする強誘電体膜、即ち $Bi_2Ba_2Ti_3O_{12}$ 膜が強誘電体膜60aとして用いられていることに主な特徴がある。

【0136】

$Bi_2Ba_2Ti_3O_{12}$ 膜も、SBT膜と同様、ピスマス層状構造の強誘電体膜である。

【0137】

このように、強誘電体膜の材料として $Bi_2Ba_2Ti_3O_{12}$ を用いた場合であっても、下部電極や上部電極の材料として卑金属を用いた強誘電体キャパシタを得ることができる。

【0138】

(変形例(その2))

次に、本実施形態による半導体装置の変形例(その2)を図12(b)を用い

て説明する。図12(b)は、本変形例による半導体装置を示す断面図である。

【0139】

図12(b)に示すキャパシタ42iは、上記の $(AO)_2(B_{Y-1}C_YO_{3Y+1})$ 膜において、AをBi、BをCa、CをTi、Yを4とする強誘電体膜、即ち $Bi_2Ca_3Ti_4O_{15}$ 膜が強誘電体膜60a強誘電体膜60bの材料として $Bi_2Ca_3Ti_4O_{15}$ が用いられていることに主な特徴がある。

【0140】

$Bi_2Ca_3Ti_4O_{15}$ 膜も、SBT膜と同様、ピスマス層状構造の強誘電体膜である。

【0141】

このように、強誘電体膜の材料として $Bi_2Ca_3Ti_4O_{15}$ を用いた場合であっても、下部電極や上部電極の材料として卑金属を用いた強誘電体キャパシタを得ることができる。

【0142】

〔変形実施形態〕

本発明は上記実施形態に限らず種々の変形が可能である。

【0143】

例えば、上記実施形態では、中間層にBTO等を用いる場合を例に説明したが、中間層は上記実施形態で列挙した材料に限定されるものではなく、上記の特質を有する材料、即ち、自己配向性の弱い材料より成る下部電極上に形成する場合であってもペロブスカイト構造に結晶化することができ、下部電極や上部電極の材料として卑金属を用いた場合であっても下部電極や上部電極の酸化を防止することができ、しかも、強誘電体膜中の元素が下部電極や上部電極中に移動してしまうのを抑制し得る材料であれば、広く用いることができる。

【0144】

例えば、上記のような要件を満足する材料として、BTOに、Ca、Sr、Tl、Pb、Bi、希土類元素、Nb、Ta、W、Mo、Fe、Co、Cr、又はZrの少なくともいずれかの元素が更に添加された材料が考えられる。具体的には、例えば、 $Ba(Bi_XNb_YTi_{1-X-Y})O_3$ 、 $Ba(Bi_XTa_YTi_{1-X-Y})$

O_3 、 $\text{Ba}(\text{Bi}_x\text{W}_y\text{Ti}_{1-x-y})\text{O}_3$ 、 $\text{Ba}(\text{Bi}_x\text{Mo}_y\text{Ti}_{1-x-y})\text{O}_3$ 、 $\text{Ba}(\text{Bi}_x\text{Fe}_y\text{Ti}_{1-x-y})\text{O}_3$ 、 $\text{Ba}(\text{Bi}_x\text{Co}_y\text{Ti}_{1-x-y})\text{O}_3$ 、 $\text{Ba}(\text{Bi}_x\text{Cr}_y\text{Ti}_{1-x-y})\text{O}_3$ 、 $\text{Ba}(\text{Bi}_x\text{Zr}_y\text{Ti}_{1-x-y})\text{O}_3$ 等を中間層の材料として用いることができる。これらの材料については、組成比は、例えばXを0.25、Yを0.25とすることができる。

【0145】

また、中間層の材料として、 $(\text{Ba}_x\text{Ca}_y\text{Sr}_{1-x-y})\text{TiO}_3$ 、 $(\text{Ba}_x\text{Tl}_y\text{Sr}_{1-x-y})\text{TiO}_3$ 等を用いることもできる。これらの材料については、組成比は、例えば組成比Xを0.5、Yを0.25とすることができる。また、中間層の材料として、 $(\text{Ba}_x\text{Pb}_{1-x})\text{TiO}_3$ 等を用いることもできる。この材料の組成比は、例えばXを0.5とすることができる。また、中間層の材料として、 $\text{Ba}_x(\text{Er}_y\text{Ti}_{1-y})\text{O}_3$ 等を用いることもできる。この材料については、組成比は、例えばXを0.5、Yを0.5とすることができる。なお、これら組成比については、所望の特性を有する中間層が得られるよう、適宜設定することができる。

【0146】

また、上記実施形態では、強誘電体膜の材料として鉛系酸化物強誘電体等を用いる場合を例に説明したが、強誘電体膜の材料は上記実施形態で示した強誘電体に限定されるものではなく、他のあらゆる材料より成る強誘電体膜を適宜用いることができる。

【0147】

また、第1及び第2実施形態では、鉛系酸化物強誘電体の例としてPZT等を例に説明したが、鉛系酸化物強誘電体は、上記実施形態で列挙した材料に限定されるものではなく、他のあらゆる鉛系酸化物強誘電体を適宜用いることができる。例えば、PZTにLa、Sr又はCaの少なくともいずれかの元素が更に添加されていてもよい。例えば、PZTにLaとCaとSrとが添加された鉛系酸化物強誘電体であるPLCSZTを用いることができる。

【0148】

また、上記実施形態では、下部電極や上部電極の材料としてNiやCuを用い

る場合を例に説明したが、他のあらゆる卑金属を適宜用いることができる。例えばCr等を用いることができる。

【0149】

また、上記実施形態では、下部電極や上部電極の材料としてNiを用いる場合を例に説明したが、Niに他の元素が添加されていてもよい。例えば、Niに、Sc、Ti、V、Cr、Mo、Fe、Co、Cu、Y、Zr、Nb、Mn、Ta、W、Ir又はPtの少なくともいずれかの元素が更に添加されていてもよい。

【0150】

また、上記実施形態では、下部電極や上部電極の材料としてCuを用いる場合についても説明したが、Cuに他の元素が添加されていてもよい。例えば、Cuに、Sc、Ti、V、Cr、Mo、Fe、Co、Ni、Y、Zr、Nb、Mn、Ta、W、Ir又はPtの少なくともいずれかの元素が更に添加されていてもよい。

【0151】

また、上記実施形態では、下部電極や上部電極の材料としてNi等の卑金属を用いて低コスト化を図る場合を例に説明したが、比較的安価な貴金属を用いて低コスト化を図ってもよい。例えば、PtやIr等より安価なAu等を用いれば、従来の半導体装置と比べて低コストで半導体装置を提供することができる。

【0152】

また、第2実施形態では、貴金属より成る上部電極の材料としてPtを用いる場合を例に説明したが、貴金属より成る上部電極の材料はPtに限定されるものではない。例えば、Pt合金を用いてもよいし、IrやIr合金等を用いてもよい。

【0153】

また、第2実施形態では、下部電極に卑金属を用い、上部電極に貴金属を用いる場合を例に説明したが、下部電極に貴金属を用い、上部電極に卑金属を用いてもよい。この場合には、強誘電体膜と上部電極との間に中間層を形成することを要する。

【0154】

また、第3実施形態では、ビスマス層状構造強誘電体の例としてBST等を例に説明したが、ビスマス層状構造強誘電体は、第3実施形態に列挙した材料に限定されるものではなく、他のあらゆるビスマス層状構造強誘電体を適宜用いることができる。

【0155】

また、第3実施形態では、A、B、C及びYの設定について、ビスマス層状構造強誘電体となる場合を例に説明したが、A、B、C及びYの設定はビスマス層状構造強誘電体になる場合に限定されるものではなく、所望の特性を有する強誘電体を得られるようA、B、C及びYを適宜設定することができる。

【0156】

また、上記実施形態では、FRAMに適用する場合を例に説明したが、適用する対象はFRAMに限定されるものではなく、強誘電体膜を用いたあらゆる半導体装置に適用することができる。

【0157】

また、上記実施形態では、中間層や強誘電体膜をスパッタ法やゾル・ゲル法を用いて形成する場合を例に説明したが、中間層や強誘電体膜はスパッタ法やゾル・ゲル法のみならず、他の成膜方法により形成してもよい。

【0158】

また、上記実施形態では、中間層や強誘電体膜を形成する際に用いる不活性雰囲気として、アルゴンガスを例に説明したが、アルゴンガスのみならず、他のあらゆる不活性ガスをを用いることができる。例えば、ヘリウムガス、ネオンガス、クリプトンガス、窒素ガス、キセノンガス、又はこれらの混合ガス等を適宜用いることもできる。

【0159】

〔付記〕

(付記1) 第1の電極と、前記第1の電極上に形成された強誘電体膜と、前記強誘電体膜上に形成された第2の電極とを有する半導体装置であって、前記第1の電極と前記強誘電体膜との間と、前記強誘電体膜と前記第2の電極との間とのうち、少なくとも一方に形成され、ペロブスカイト型の結晶構造を有する中間

層を更に有することを特徴とする半導体装置。

【0160】

(付記2) 付記1記載の半導体装置において、前記中間層は、 BaTiO_3 層、 SrTiO_3 層、又は CaTiO_3 層であることを特徴とする半導体装置。

【0161】

(付記3) 付記1又は2記載の半導体装置において、前記中間層は、Ca、Sr、Tl、Pb、Bi、希土類元素、Nb、Ta、W、Mo、Fe、Co、Cr、又はZrのうち少なくともいずれかの元素が更に添加されていることを特徴とする半導体装置。

【0162】

(付記4) 付記1乃至3のいずれかに記載の半導体装置において、前記第1の電極及び／又は前記第2の電極は、卑金属であることを特徴とする半導体装置。

【0163】

(付記5) 付記4記載の半導体装置において、前記卑金属は、Ni、Cu又はCrであることを特徴とする半導体装置。

【0164】

(付記6) 付記1乃至5のいずれかに記載の半導体装置において、前記強誘電体膜は、鉛系酸化物強誘電体膜であることを特徴とする半導体装置。

【0165】

(付記7) 付記6記載の半導体装置において、前記鉛系酸化物強誘電体膜は、 $\text{PbZr}_x\text{Ti}_{1-x}\text{O}_3$ 膜であることを特徴とする半導体装置。

【0166】

(付記8) 付記7記載の半導体装置において、前記 $\text{PbZr}_x\text{Ti}_{1-x}\text{O}_3$ 膜は、La、Sr又はCaのうち少なくともいずれかの元素が更に添加されていることを特徴とする半導体装置。

【0167】

(付記9) 付記1乃至5のいずれかに記載の半導体装置において、前記強誘電体膜は、AをTl、Pb、Bi又は希土類元素のうち少なくともいずれかの元

素とし、BをBi、Pb、Ca、Sr又はBaのうち少なくともいずれかの元素とし、CをTi、Nb、Ta、W、Mo、Fe、Co、Cr又はZrのうち少なくともいずれかの元素とし、Yを2、3、4又は5のいずれかとする、 $(AO)_2(B_{Y-1}C_YO_{3Y+1})$ 膜であることを特徴とする半導体装置。

【0168】

(付記10) 付記9記載の半導体装置において、前記強誘電体膜は、ピスマス層状構造強誘電体膜であることを特徴とする半導体装置。

【0169】

(付記11) 付記10記載の半導体装置において、前記ピスマス層状構造強誘電体膜は、 $SrBi_2Ta_2O_9$ 膜、 $Bi_2Ba_2Ti_3O_{12}$ 膜又は $Bi_2Ca_3Ti_4O_{15}$ 膜であることを特徴とする半導体装置。

【0170】

(付記12) 第1の電極と、前記第1の電極上に形成された強誘電体膜と、前記強誘電体膜上に形成された第2の電極とを有するキャパシタと、前記第1の電極又は前記第2の電極に接続されたトランジスタとを有する半導体装置であって、前記第1の電極と前記強誘電体膜との間と、前記強誘電体膜と前記第2の電極との間とのうち、少なくとも一方に形成され、ペロブスカイト型の結晶構造を有する中間層を更に有することを特徴とする半導体装置。

【0171】

(付記13) 第1の電極を形成する工程と、前記第1の電極上に強誘電体膜を形成する工程と、前記強誘電体膜上に第2の電極を形成する工程とを有する半導体装置の製造方法であって、前記第1の電極を形成する工程の後で、前記強誘電体膜を形成する工程の前に、及び／又は、前記強誘電体膜を形成する工程の後で、前記第2の電極を形成する工程の前に、ペロブスカイト型に結晶化され得る中間層を形成する工程を更に有することを特徴とする半導体装置の製造方法。

【0172】

(付記14) 付記13記載の半導体装置の製造方法において、前記中間層を形成する工程では、不活性雰囲気中で前記中間層を形成することを特徴とする半導体装置の製造方法。

【0173】

【発明の効果】

以上の通り、本発明によれば、下部電極上と強誘電体膜との間及び強誘電体膜と上部電極との間に、自己配向性の弱い材料より成る下部電極上に形成する場合であってもペロブスカイト構造に結晶化することができ、下部電極や上部電極の材料として卑金属を用いた場合であっても下部電極や上部電極の酸化を防止することができ、しかも、強誘電体膜中の元素が下部電極や上部電極中に移動してしまうのを抑制し得る材料より成る中間層をそれぞれ形成しているので、強誘電体キャパシタの下部電極や上部電極の材料として卑金属等の自己配向性の弱い材料を用いる場合であっても、強誘電性を示す結晶構造を有する強誘電体膜を形成することができる。本発明によれば、強誘電体キャパシタの下部電極や上部電極の材料として安価な卑金属等を用いることができるので、半導体装置の低コスト化を図ることができる。

【0174】

また、本発明によれば、強誘電体キャパシタの下部電極や上部電極の材料として従来用いることが困難であった材料を用いることができるので、製造工程の簡略化や更なる電気的特性の改善等を図ることが可能となる。

【図面の簡単な説明】

【図1】

本発明の第1実施形態による半導体装置を示す断面図である。

【図2】

本発明の第1実施形態による半導体装置の製造方法を示す工程断面図（その1）である。

【図3】

本発明の第1実施形態による半導体装置の製造方法を示す工程断面図（その2）である。

【図4】

本発明の第1実施形態による半導体装置の製造方法を示す工程断面図（その3）である。

【図 5】

本発明の第 1 実施形態による半導体装置の製造方法を示す工程断面図（その 4）である。

【図 6】

本発明の第 1 実施形態の変形例による半導体装置を示す断面図である。

【図 7】

本発明の第 1 実施形態の変形例による半導体装置を示す断面図である。

【図 8】

本発明の第 2 実施形態による半導体装置を示す断面図である。

【図 9】

本発明の第 2 実施形態による半導体装置の製造方法を示す工程断面図である。

【図 1 0】

本発明の第 3 実施形態による半導体装置を示す断面図である。

【図 1 1】

本発明の第 3 実施形態による半導体装置の製造方法を示す工程断面図である。

【図 1 2】

本発明の第 3 実施形態の変形例による半導体装置を示す断面図である。

【図 1 3】

従来の FRAM のキャパシタを示す概念図である。

【符号の説明】

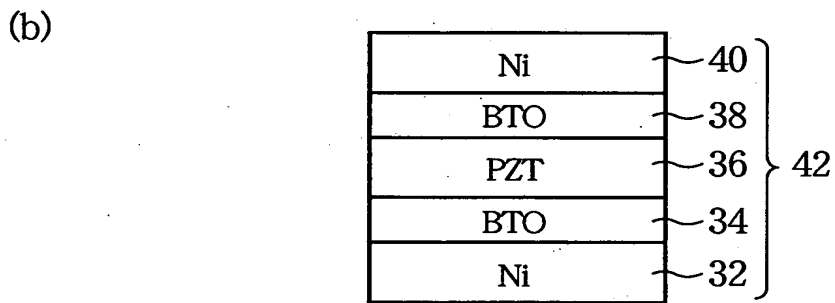
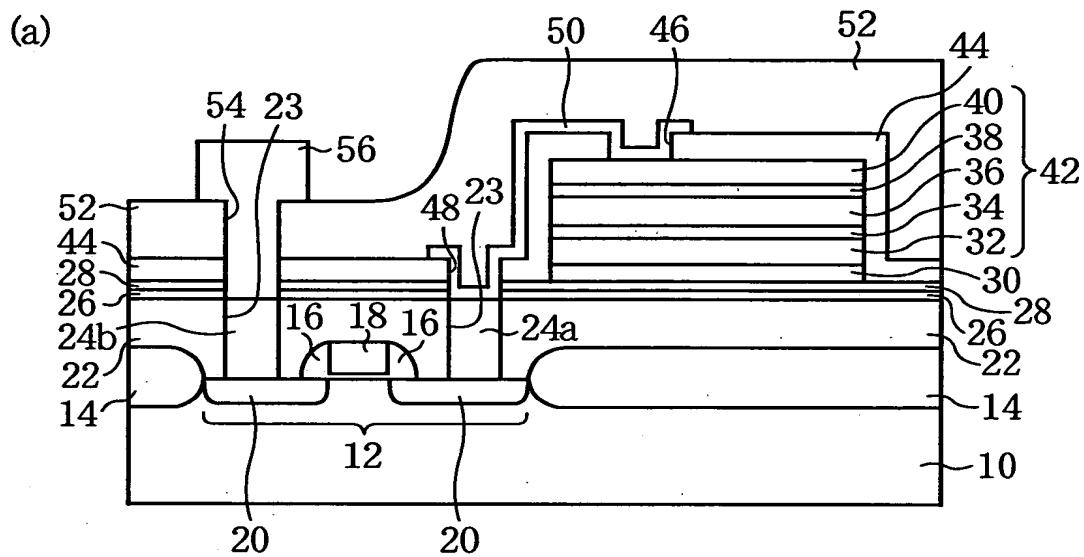
- 1 0 … シリコン基板
- 1 2 … 素子領域
- 1 4 … 素子分離膜
- 1 6 … サイドウォール絶縁膜
- 1 8 … ゲート電極
- 2 0 … ソース／ドレイン拡散層
- 2 2 … 層間絶縁膜
- 2 3 … コンタクトホール
- 2 4 a、2 4 b … 導体プラグ

2 6 … ストッパ膜
2 8 … シリコン酸化膜
3 0 … 密着層
3 1 … N i 膜
3 2、3 2 a … 下部電極
3 3 … B T O 膜
3 4、3 4 a ~ 3 4 c … 中間層
3 5 … P Z T 膜
3 6、3 6 a … 強誘電体膜
3 7 … B T O 膜
3 8、3 8 a ~ 3 8 c … 中間層
3 9 … N i 膜
4 0、4 0 a … 上部電極
4 2、4 2 a ~ 4 2 i … キャパシタ
4 4 … シリコン酸化膜
4 6 … コンタクトホール
4 8 … コンタクトホール
5 0 … 配線
5 2 … 層間絶縁膜
5 4 … コンタクトホール
5 6 … ビット線
5 7 … P t 膜
5 8 … 上部電極
5 9 … S B T 膜
6 0、6 0 a、6 0 b … 強誘電体膜
1 3 2 … 下部電極
1 3 6 … 強誘電体膜
1 4 0 … 上部電極
1 4 2 … キャパシタ

【書類名】 図面

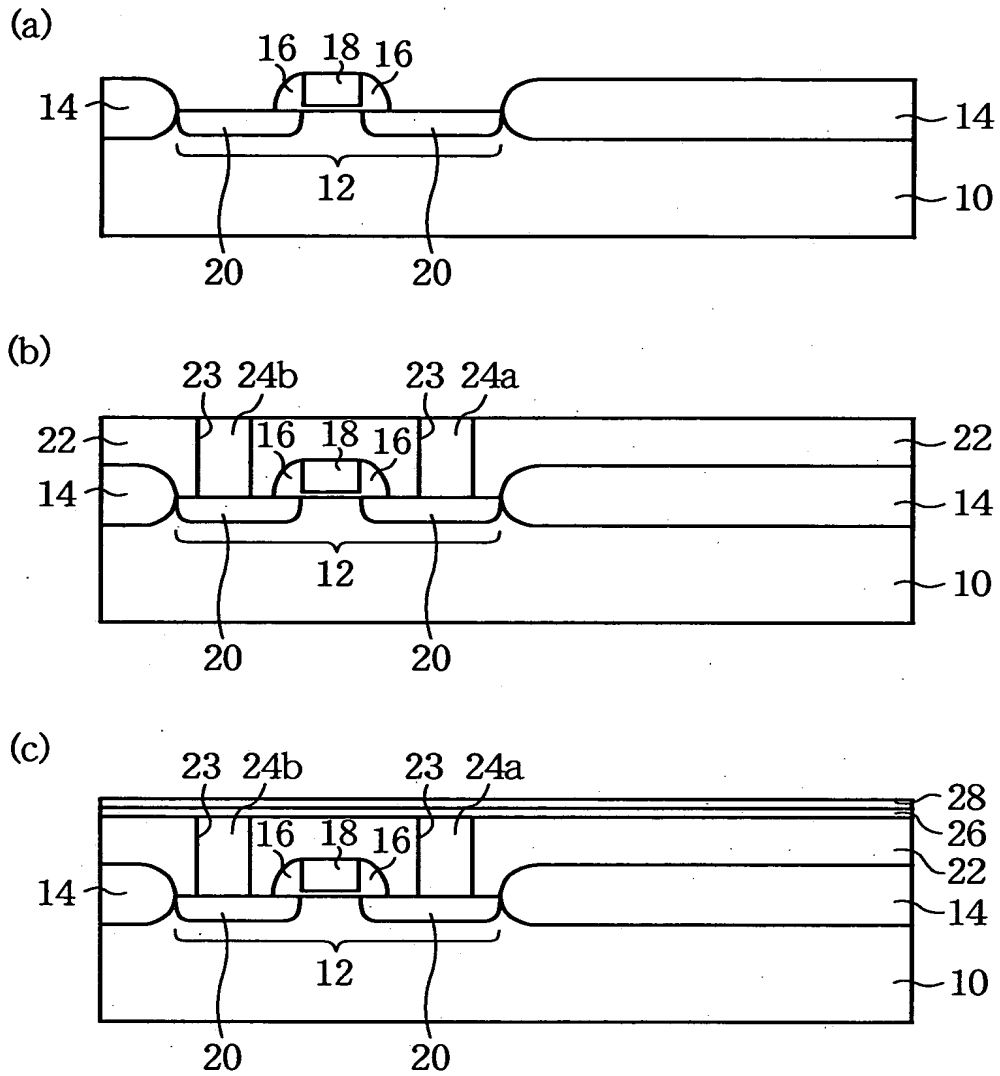
【図 1】

本発明の第1実施形態による半導体装置を示す断面図



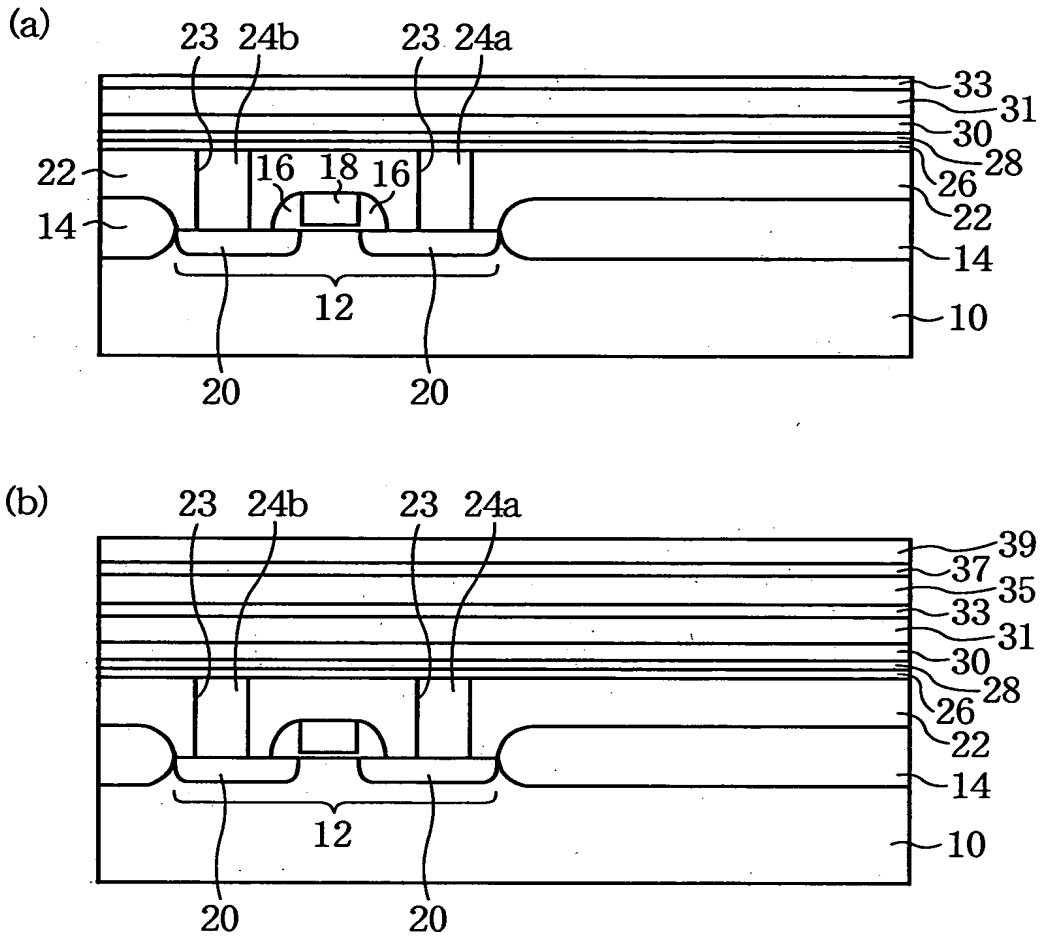
【図 2】

本発明の第1実施形態による半導体装置の製造方法を示す
工程断面図（その1）



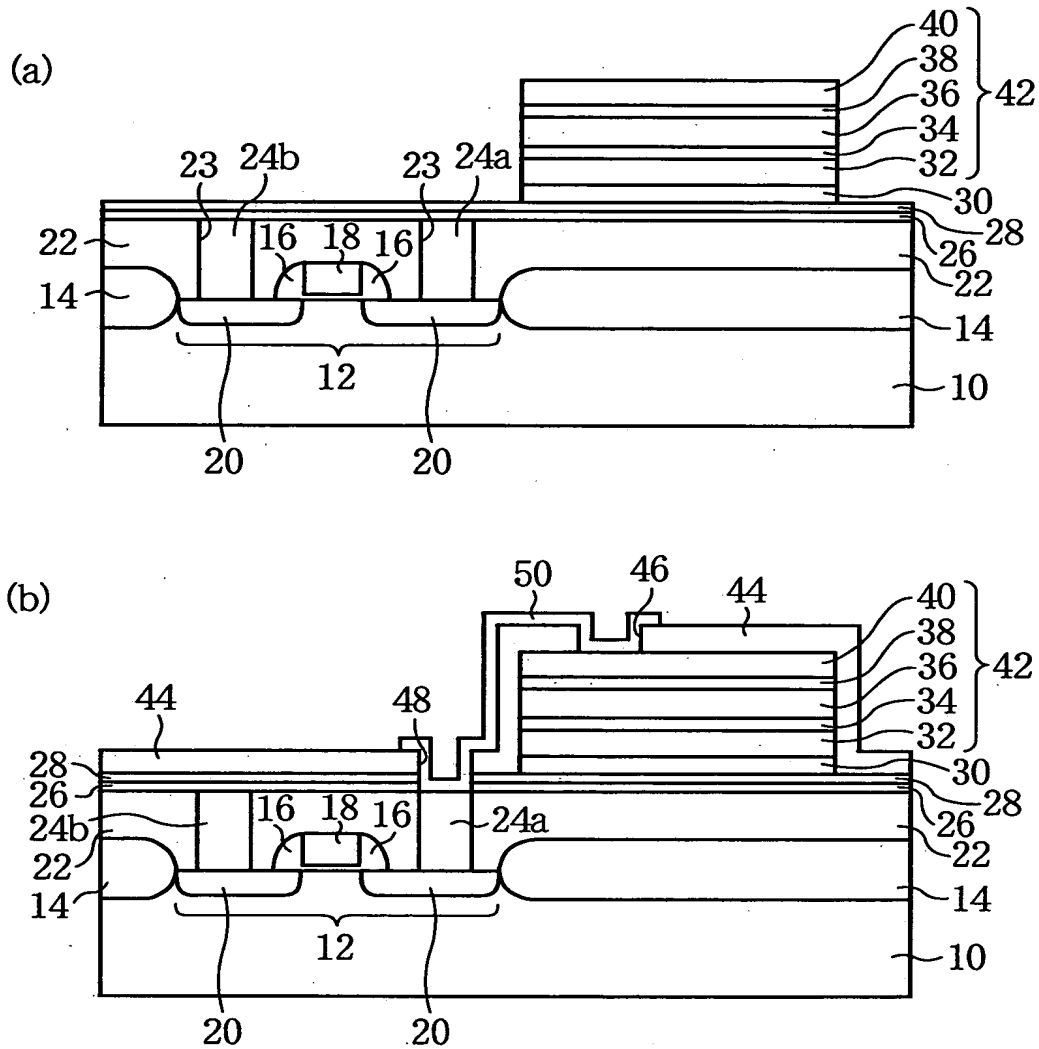
【図 3】

本発明の第1実施形態による半導体装置の製造方法を示す
工程断面図（その2）



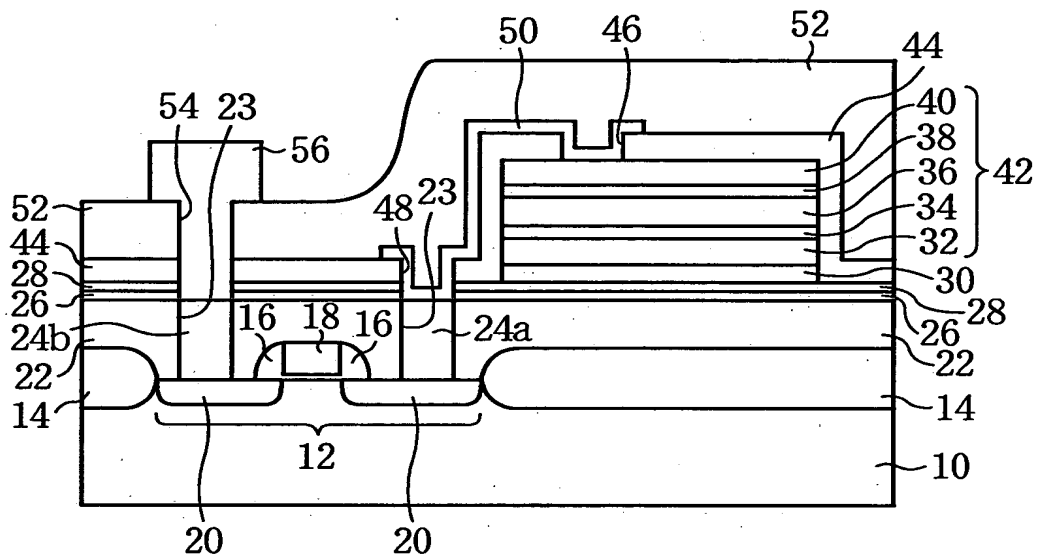
【図 4】

本発明の第1実施形態による半導体装置の製造方法を示す
工程断面図（その3）



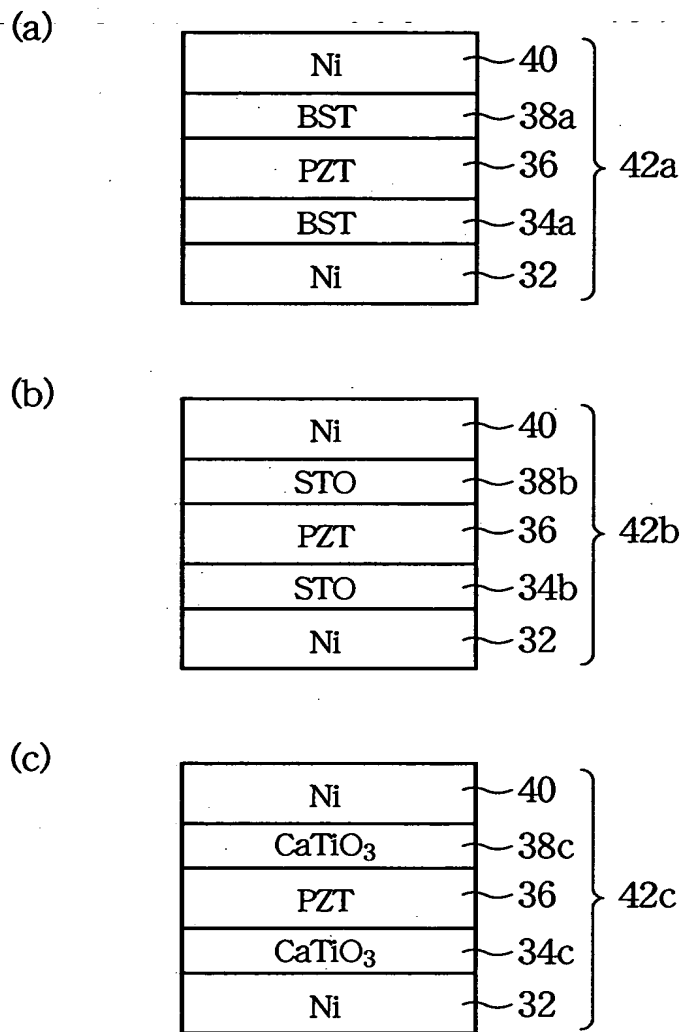
【図5】

本発明の第1実施形態による半導体装置の製造方法を示す
工程断面図（その4）



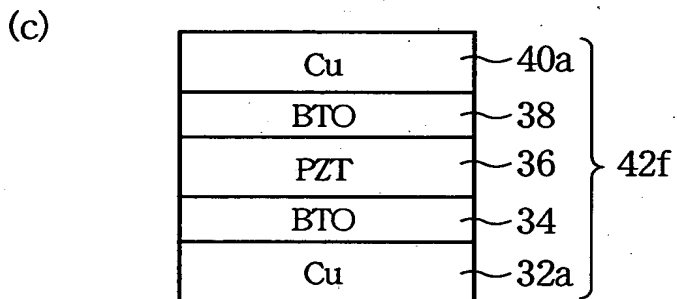
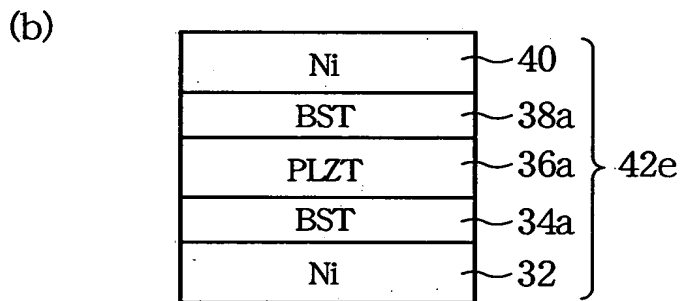
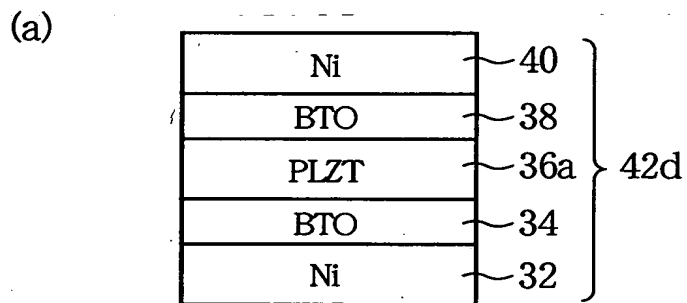
【図 6】

本発明の第1実施形態の変形例による半導体装置を示す断面図



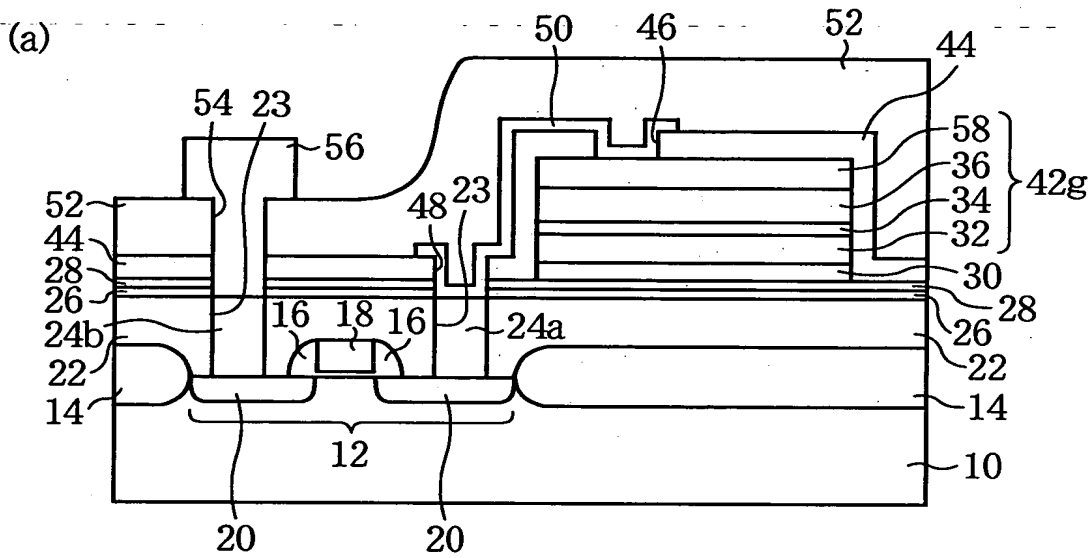
【図 7】

本発明の第1実施形態の変形例による半導体装置を示す断面図



【図 8】

本発明の第2実施形態による半導体装置を示す断面図

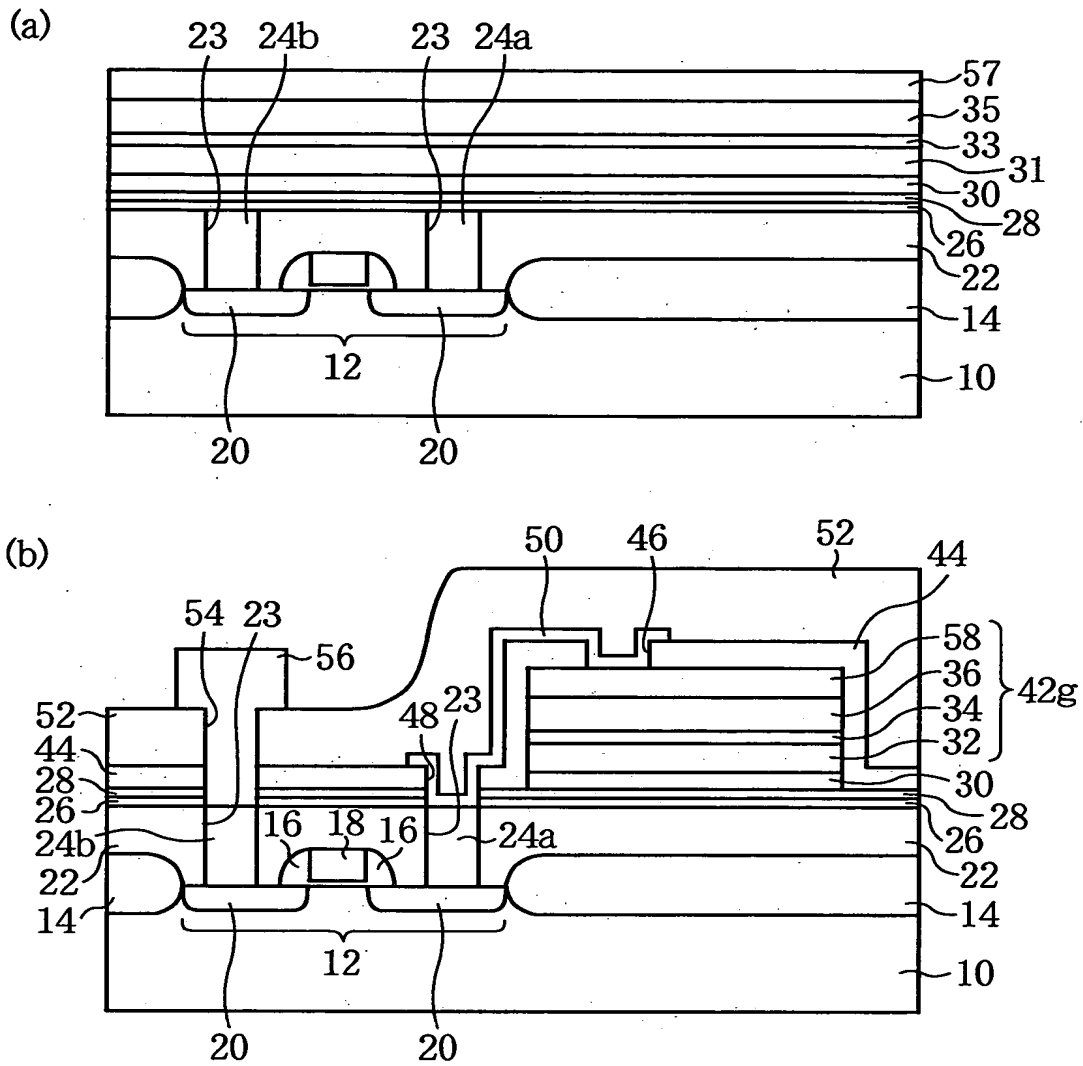


(b)

Pt	58	42g
PZT	36	
BTO	34	
Ni	32	

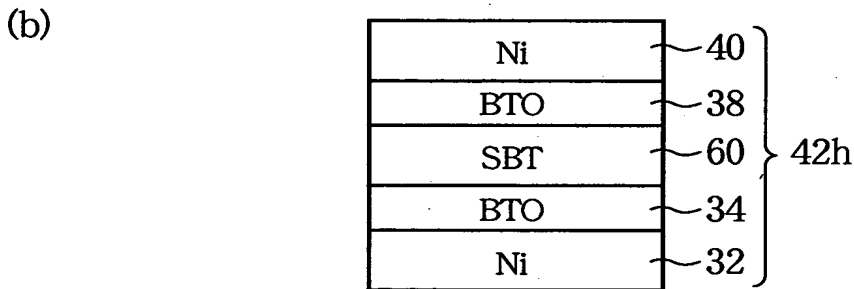
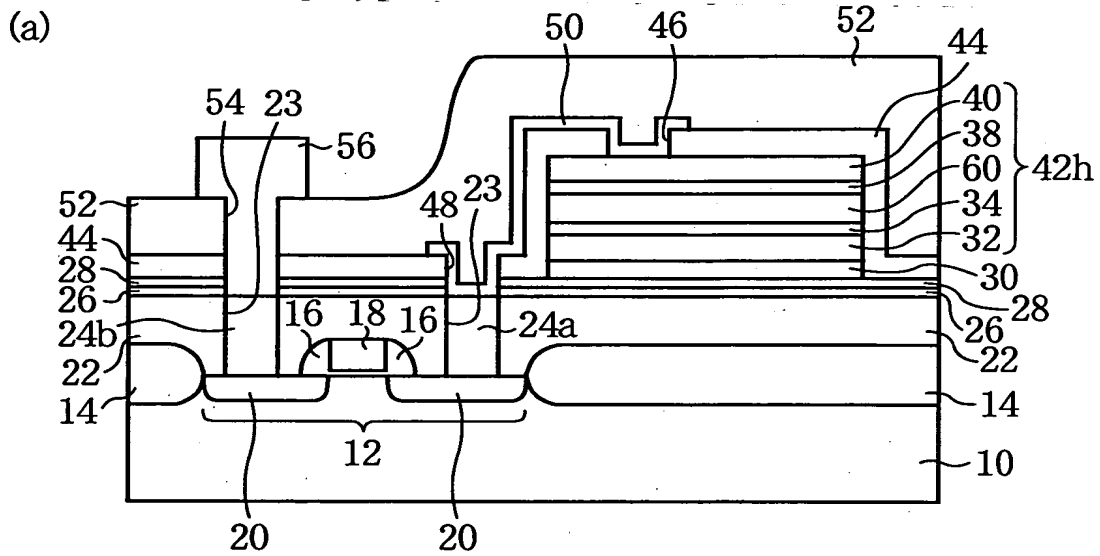
【図9】

本発明の第2実施形態による半導体装置の製造方法を示す
工程断面図



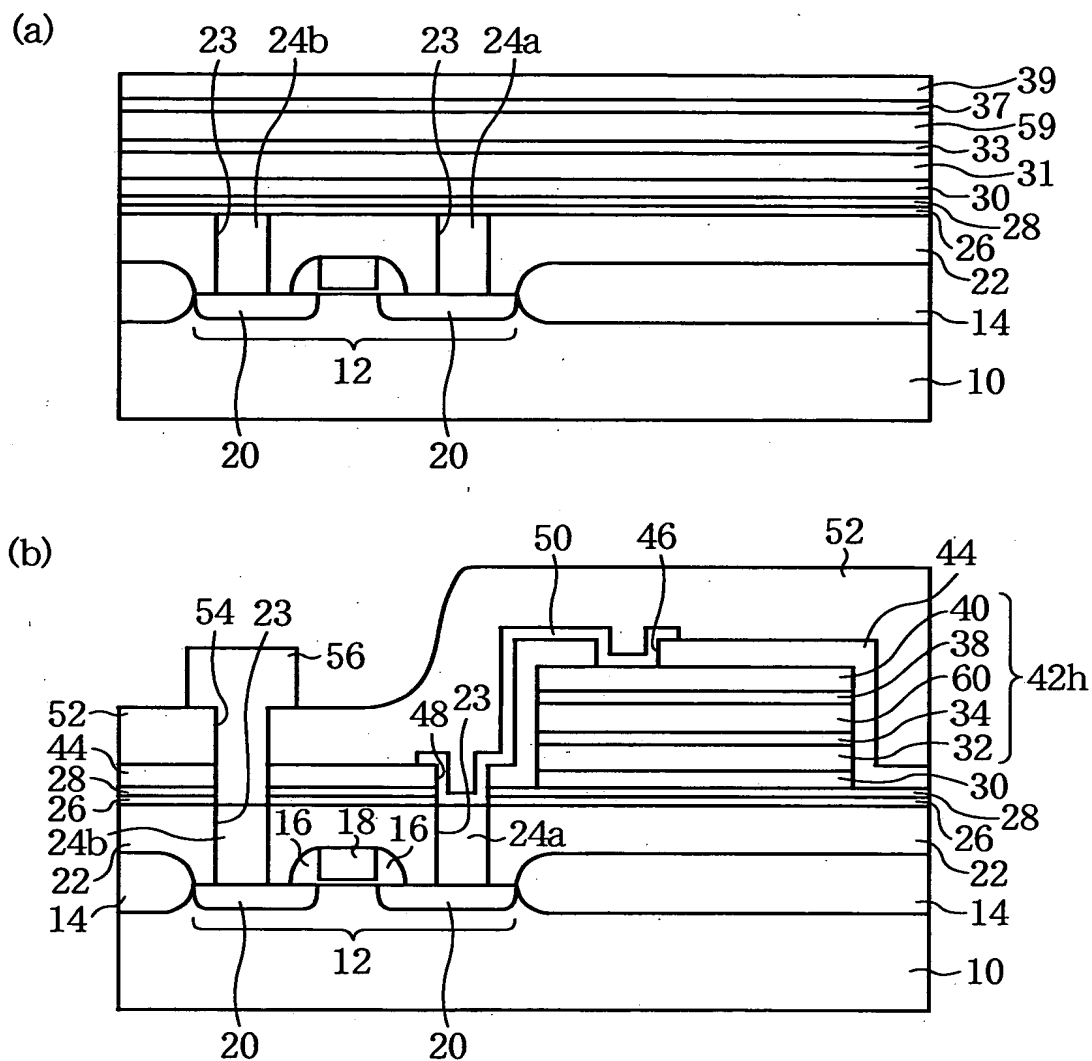
【図 1 0】

本発明の第3実施形態による半導体装置を示す断面図



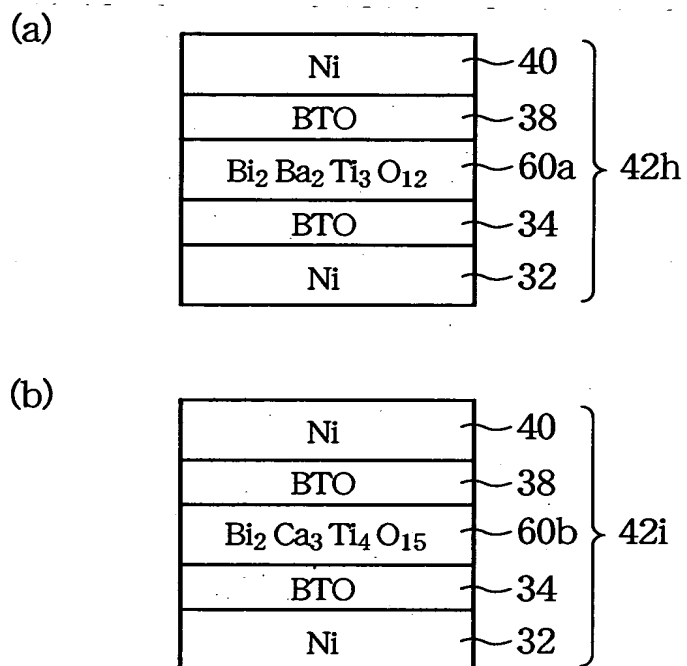
【图 1 1】

本発明の第3実施形態による半導体装置の製造方法を示す
工程断面図



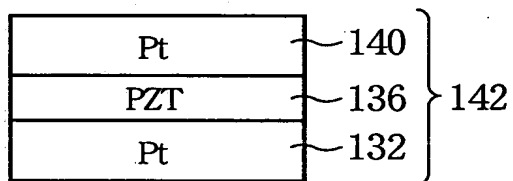
【図 1 2】

本発明の第3実施形態の変形例による半導体装置を示す断面図



【図 1 3】

従来のFRAMのキャパシタを示す概念図



【書類名】 要約書

【要約】

【課題】 低コスト化を実現しうる半導体装置及びその製造方法を提供する。

【解決手段】 第1の電極32と、第1の電極上に形成された強誘電体膜36と、強誘電体膜上に形成された第2の電極40とを有する半導体装置であって、第1の電極と強誘電体膜との間と、強誘電体膜と第2の電極との間とのうち、少なくとも一方に形成され、ペロブスカイト型の結晶構造を有する中間層34、38を更に有している。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号

氏 名 富士通株式会社